

複数モータの時分割 PWM 制御技術

Time-sharing PWM Control for Multi-motor Drive

黒川 学*
Manabu KUROKAWA

要 旨

ハイブリッド自動車など、複数のモータを必要とする用途が増えている。モータ数の増加によるシステムの大規模化を解決する手法として、複数モータを同時に駆動できる多出力インバータがある。

本論は、時分割 PWM 制御を多出力多段インバータに適用し、その制御成立性を検証すると共に、電力損失特性を明確にしている。その結果、複数のモータに供給される電圧の総和が電源電圧を超えない範囲で、従来方式の独立型インバータと同等の出力電流制御特性が得られること、多段方式には導通電圧特性の良いスイッチング素子が効率改善に有効となることを明らかにした。

ABSTRACT

The necessity for the use of multi-motor drive systems is increasing, for example in hybrid vehicles, fuel cell vehicles and electric vehicles. Multiple-output inverters, which are able to drive multiple motors simultaneously, are available as a means of preventing the system enlargement with the increase in the number of motors.

The project discussed in this paper applied time-sharing PWM control to a multiple-level multiple-output inverter. The viability of proposed control method was confirmed and power loss characteristics were clarified. Within the operating range in which the sum of the voltages supplied to the multiple motors did not exceed the voltage of the power source, an output current control characteristic equivalent to that of a conventional independent inverter was achieved. In addition, the project demonstrated that the use of switching devices with superior current conduction characteristics in the multiple-level system was an effective means of increasing efficiency.

1. まえがき

今日、自動車の環境負荷低減に対する要望はさらなる高まりを見せている。その課題の一つの解決手法としてモータによる省エネルギー化技術がある。ハイブリッド車や燃料電池車などでは、数 10kW 以上の車両駆動用システムや数 kW の電動エアコン、大型車では電動パワーステアリングなど 3 相モータを利用した高効率システムが採用されている。

Fig. 1 に複数モータを駆動するために必要となる従来 3 相インバータの並列回路を示す。モータを駆動する 3 相インバータには、電力用スイッチング素子が複数使用されているため、低コスト、小型化の観点からスイッチング素子の低減が求められている。素子数低減手法として、1 個のス

*四輪開発センター

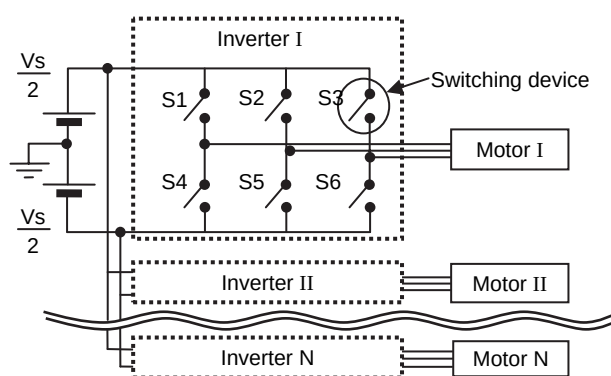
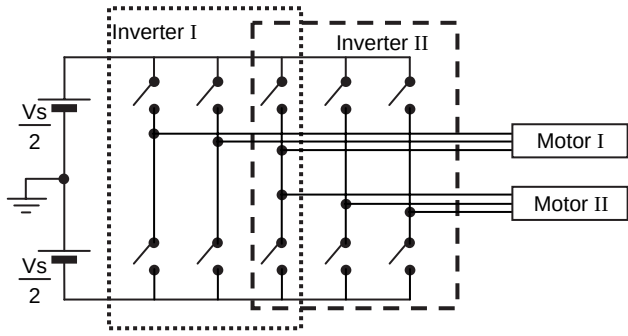
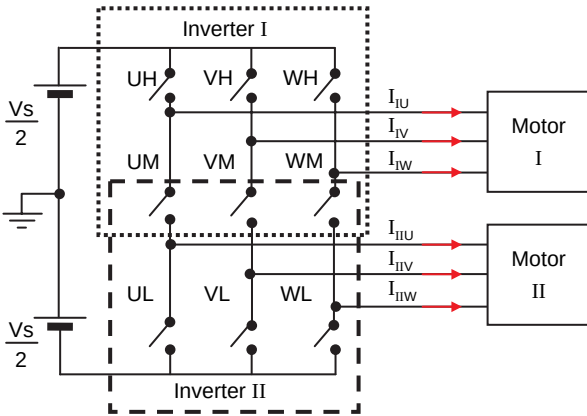


Fig. 1 Multiple-output inverter by parallel 3-phase configuration



(a) Multiple-output inverter by multi-phase configuration



(b) Multiple-output inverter by multi-level configuration

Fig. 2 Multiple-output inverter

スイッチング素子を複数のモータ制御に共用する構造の多出力インバータがある。多出力インバータの回路構造は、Fig. 2 (a) に示される、共用する相を持ち、相数を削減する方法 (多相方式)^{(1), (2)}と、Fig. 2 (b) に示す、各相に直列接続するスイッチング素子数を増やし、共用する段をもつ方式 (多段方式) に分類できる。現在、多相方式の研究開発はいくつかおこなわれているが、削減可能な部品点数が少なく実用化に至っていない。また、多段方式では、キャリア波形を電圧方向に分割する方式が提案されている^{(3), (4)}が電力変換効率率まで厳密に検証している研究はみられない。

本研究では、多段方式インバータにおける複数モータ同時独立駆動を可能とする PWM 制御手法において、スイッチング回数の低減が可能となる時分割 PWM 制御手法を提案し、その制御成立性を出力電流特性より考察し検証する。また、スイッチング素子の損失特性より電力変換効率を算出し、従来 3 相インバータ並列方式と比較している。

2. 多出力インバータの PWM 制御

2.1. 従来インバータ

Fig. 1 に示すように、従来の 3 相インバータは、2 個のスイッチング素子を上下直列となる相を 3 並列 (U/V/W 相)

に接続した構造となっている。合計 6 個のスイッチング素子 (S1-S6) をオンオフすることでモータを制御している。Fig. 3 に U 相スイッチング素子のオンとオフのタイミング信号 (PWM 信号) を示す。各スイッチの信号は、目標電圧波形: V_u とキャリア波形を比較して決定している。

2.2. 多出力インバータの構成

Fig. 2 (b) に示すように、3 段 2 出力インバータは (3 相インバータの) 1 つの相に 3 個のスイッチング素子 (上, 中, 下) を並べた構造となっている。3 相の上段, 中段のスイッチング素子 6 個 (UH, UM, VH, VM, WH, WM) でインバータ I を構成しモータ I を駆動する。中段, 下段のスイッチング素子 6 個 (UM, UL, VM, VL, WM, WL) でインバータ II を構成しモータ II を駆動する。この結果、2 個のモータ制御に必要なスイッチング素子数は 12 個から 9 個に削減可能となる。

Fig. 2 は、2 個のモータを制御する例を示しているが、N 個のモータを制御するには、従来方式では $6 \times N$ 個、多相方式では、 $4 \times N + 2$ 個のスイッチング素子が必要であるのに対し、多段方式では $3 \times N + 3$ 個のスイッチング素子でモータの制御が可能となる。

2.3. 提案する時分割 PWM 制御

Fig. 4 に 3 段 2 出力インバータで 2 モータの独立同時制御が可能となる各スイッチング素子の制御手法を U 相について示す。Fig. 4 (a) に示すように 3 段 2 出力インバータで 2 モータの独立同時制御をおこなう場合、従来までのキャリア周期 T_s をインバータ I 制御期間: T_I 、インバータ II 制御期間: T_{II} の二つに分割する。 T_I , T_{II} は目標電圧: V_{IU} , V_{IIU} の比で決定する。式 (1), (2) に算出式を示す。

$$T_I = T_s \times V_{IU} / (V_{IU} + V_{IIU}) \quad (1)$$

$$T_{II} = T_s \times V_{IIU} / (V_{IU} + V_{IIU}) \quad (2)$$

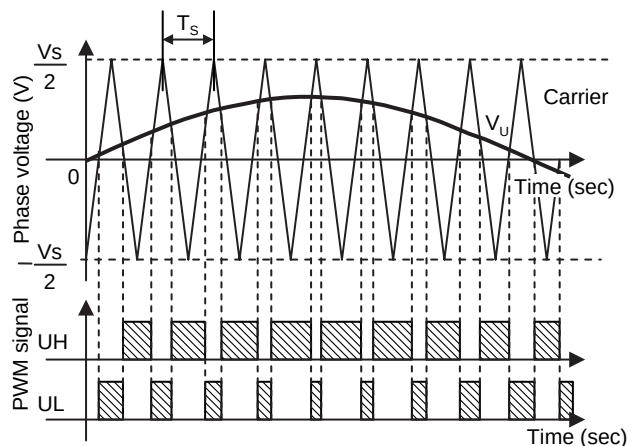
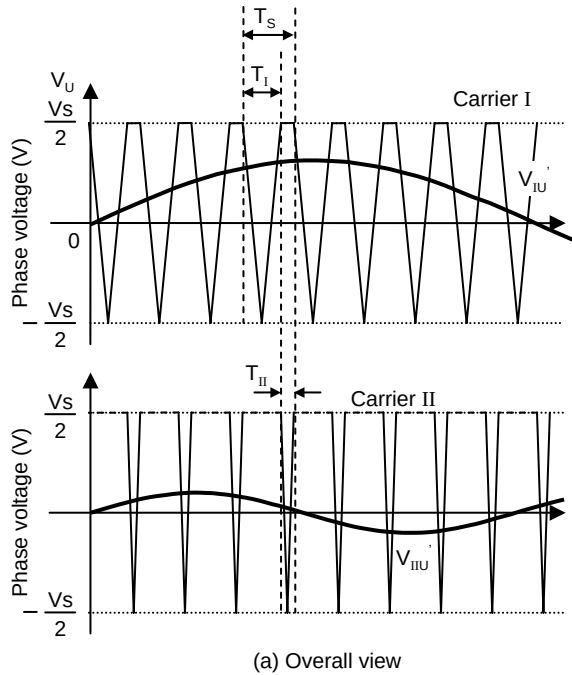


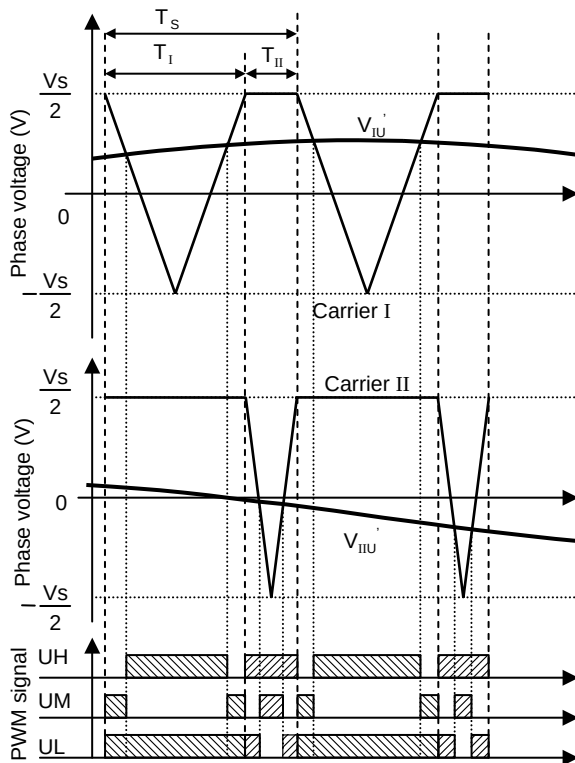
Fig. 3 Conventional PWM control

キャリア波形 I は期間 T_I では三角波, 期間 T_{II} では $V_s/2$ の一定値とする。同様にキャリア波形 II は期間 T_{II} では三角波, 期間 T_I では $V_s/2$ で一定値とする。

また, 制御期間を分割しているため目標電圧波形とキャリア波形を比較すると出力される相間電圧の平均は, インバータ I では T_I/T_s に, インバータ II では T_{II}/T_s になる。



(a) Overall view



(b) Magnified view

Fig. 4 PWM control in 3-level 2-output inverter

よって, 目標電圧波形: V_{IU} , V_{IU} を T_s/T_I , T_s/T_{II} 倍した電圧波形: V_{IU}' , V_{IU}' とキャリア波形を比較し PWM 信号を生成する。 V_{IU}' , V_{IU}' と V_{IU} , V_{IU} の関係を式(3), (4)に示す。

$$V_{IU}' = V_{IU} \times T_s / T_I \quad (3)$$

$$V_{IU}' = V_{IU} \times T_s / T_{II} \quad (4)$$

Fig. 4 (b) に期間 T_I と期間 T_{II} の PWM 信号生成手法を従来キャリア周期の 2 周期で示す。期間 T_I において, $V_{IU} >$ キャリア I の領域では UH: オン, UM: オフとし, $V_{IU} <$ キャリア I では UH: オフ, UM: オンとする。UL は期間 T_I で全域オンとする。また, 期間 T_{II} では, $V_{IU} >$ キャリア II の領域では UM: オン, UL: オフとし, $V_{IU} <$ キャリア II の領域では UM: オフ, UL: オンとする。UH は期間 T_{II} で全域オンとする。また, V 相, W 相では目標電圧波形 V_{IV} , V_{IW} とキャリア波形 I を比較, V_{IV} , V_{IW} とキャリア波形 II を比較し, 同様に制御信号を生成する。

以上の生成手法に従いスイッチング素子を制御することで, 期間 T_I では, インバータ I でモータ I が駆動でき, 期間 T_{II} では, インバータ II でモータ II の駆動が可能となる。

Fig. 5 (a) に, 期間 T_I でのインバータ I, インバータ II の電流経路を, Fig. 5 (b) に, 期間 T_{II} でのインバータ I, インバータ II の電流経路を示す。期間 T_I では, 下段のスイッチング素子は全相オン状態であるため, インバータ I はモータ I に対し従来の 3 相インバータと等価である。また, インバータ II の電流は, オン状態である下段スイッチング素

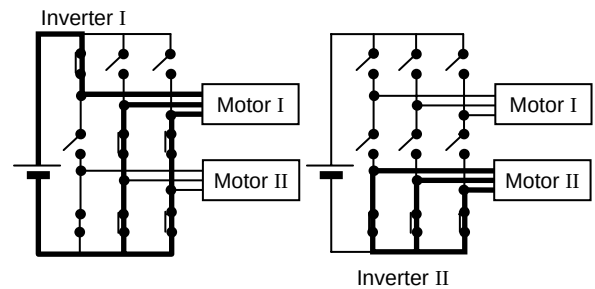
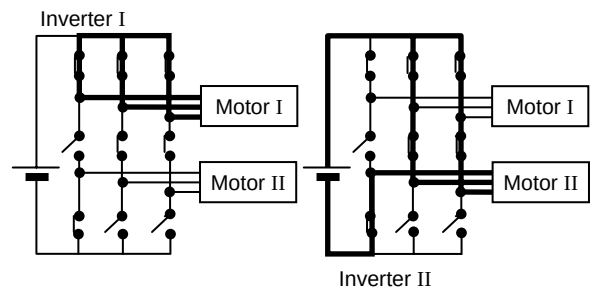
(a) Current pathway of inverter I and inverter II during T_I (b) Current pathway of inverter I and inverter II during T_{II}

Fig. 5 Current pathway of 3-level 2-output inverter

子を還流するため、インバータ I の出力電流と互いに干渉しない。同様に期間 T_{II} では、上段のスイッチング素子がオン状態なのでインバータ II はモータ II に対し、従来の 3 相インバータと等価である。インバータ I の電流は、オン状態である上段のスイッチング素子を還流するため、インバータ II の出力電流と互いに干渉しない。この結果、モータ I とモータ II の独立同時駆動が可能となる。但し、還流期間中はインバータの出力電圧はゼロとなるため、各制御期間 T_I , T_{II} の出力電圧に制限が生じる。インバータ I の平均出力電圧を V_I 、インバータ II の平均出力電圧を V_{II} とすると、

$$V_I \leq V_S \times \frac{T_I}{T_S} \quad (5)$$

$$V_{II} \leq V_S \times \frac{T_{II}}{T_S} \quad (6)$$

ここで、

$$T_I + T_{II} = T_S \quad (7)$$

より、

$$V_I + V_{II} = V_S \quad (8)$$

となり、 V_I , V_{II} の出力可能な電圧範囲は、Fig. 6 のようになる。

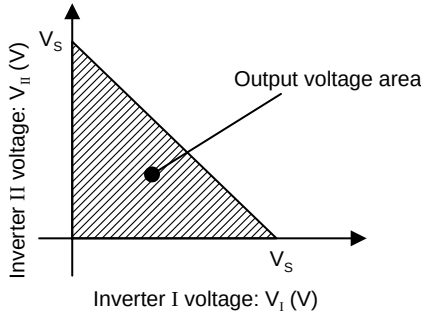


Fig. 6 Output voltage area of 3-level 2-output inverter

2.4. スイッチング回数の低減

Fig. 4 に示す PWM 信号生成方式では、キャリア期間 T_s あたりのオンとオフは U_H : 2 回, U_M : 4 回, U_L : 1 回の合計 7 回である。従来の 3 相インバータ並列方式では 4 回であるため、スイッチング回数が増加している。これは、スイッチング損失増加の要因となる。そこで、Fig. 7 に示すようにキャリア波形をノコギリ波とすることでスイッチング回数の低減が可能となる PWM 変調手法を提案する。ノコギリ波によりスイッチング回数は U_H : 1 回, U_M : 1 回, U_L : 1 回の計 3 回に低減できるため、スイッチング回数を低減できることがわかる。

3. シミュレーション解析

3.1. 解析手法

提案する多出力インバータの時分割 PWM 制御成立性の検証をシミュレーション解析にておこなった。シミュレーション解析では、スイッチング素子は理想状態(スイッチング時間 0sec, 抵抗 0Ω)とした。解析シミュレータには PSIM を適用した。Fig. 8 にシミュレーション解析の制御ロジックを示す。電圧波形: V_{IU} (V_{IV} , V_{IW}), V_{IIU} (V_{IIV} , V_{IIW}) とキャリ

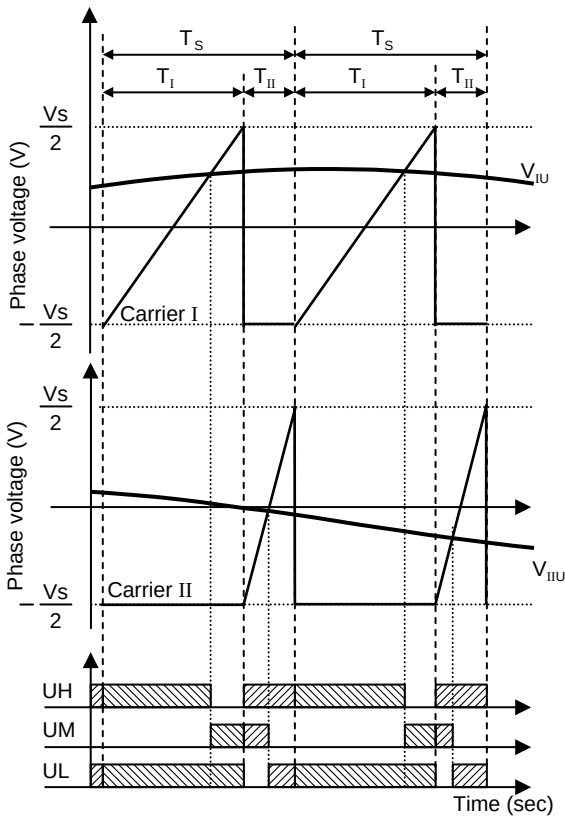


Fig. 7 Enhanced PWM control in 3-level 2-outputs inverter

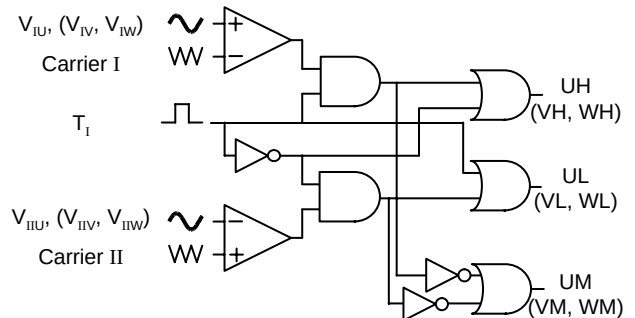


Fig. 8 3-level 2-output inverter control logic

ア波形を期間 T_I , T_{II} で比較することで PWM 信号 $U_H(VH, WH)$, $U_M(VM, WM)$, $U_L(VL, WL)$ を決定している。

3.2. 出力電流特性

Fig. 9 に、3 段 2 出力インバータの定常動作の 3 相出力電流波形を示す。多段方式においてインバータ I 出力電流は周波数 100Hz, 振幅 50A であり、インバータ II 出力電流は、周波数 300Hz, 振幅 20A である。これらのことより、2 個のモータの通電電流が同時に独立して制御されていることがわかる。

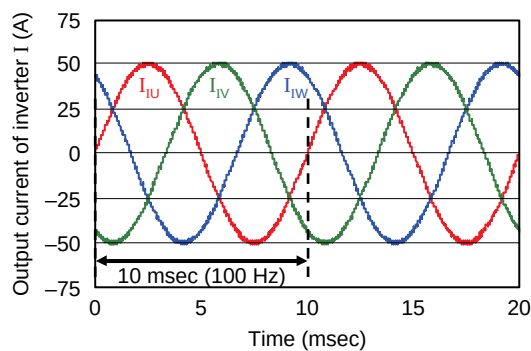
Fig. 10 に、3 段 2 出力インバータの回転数変化、電流指示値変化に対する 3 相電流波形の応答特性を示す。インバータ I 出力電流の周波数が 200Hz から 400Hz に、インバータ II 出力電流の振幅は 25A から 50A に指令値に追従して変化していることがわかる。

3.3. 電力変換効率特性

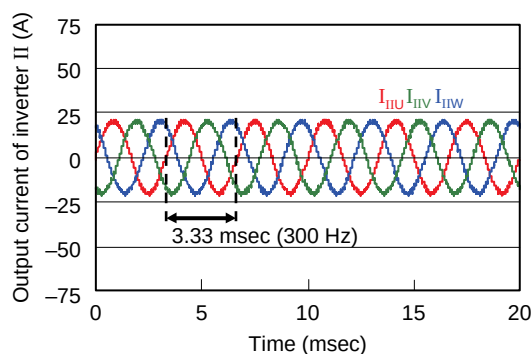
Fig. 11 に、3 段 2 出力インバータのノコギリ波 PWM 制御方式、従来 2 並列 2 出力インバータでの電力変換効率特性を示す。また、Fig. 12 に 1kW 出力時の電力損失解析結果を示す。電力変換効率の解析には、スイッチング素子として、低容量の MOSFET(100V, 75A) を採用し、損失は、スイッチング損失(オフ損失, オン損失), 導通損失($I_D \times V_{DS}$, $I_S \times V_{SD}$)を考慮している。インバータの動作条件として、直

流電源電圧: $V_s=48V$, モータ回転数: 1000rpm としている。また、モータ I, モータ II は位相, 振幅共に同一としている。スイッチング損失は、印加電圧と通電電流に対するスイッチング損失特性より算出し、導通損失は通電電流に対するオン電圧特性より算出している。

Fig. 11 より電力変換効率は全域で従来方式より低いことがわかる。Fig. 12 に示す電力損失解析より、スイッチング損失増加量: 0.8W に対し、導通損失増加量: 9.8W より、電力効率低下の主要因は導通損失にあることがわかる。3 段 2 出力インバータは動作原理上、電流経路のスイッチング素子数が 3 素子あり、従来の 2 素子より多く、導通損失は増加する。スイッチング回数の低減にもかかわらず、スイッチ

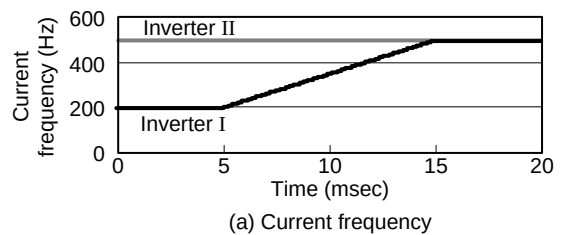


(a) Inverter I output current

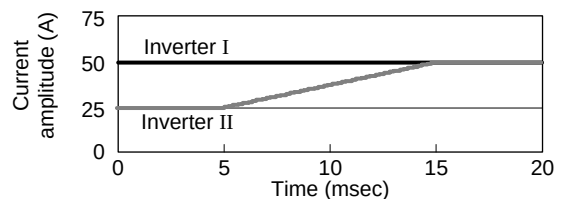


(b) Inverter II output current

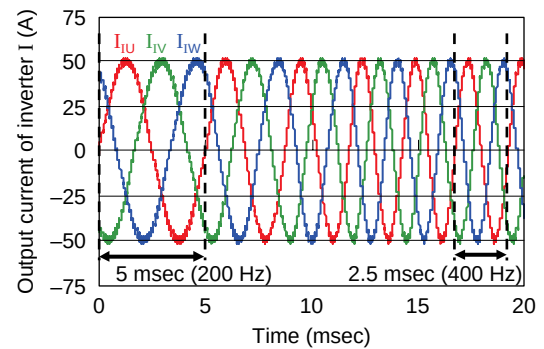
Fig. 9 Steady-state operation of 3-level 2-output inverter



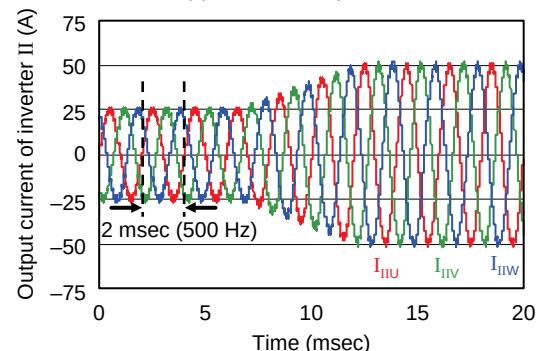
(a) Current frequency



(b) Command current amplitude



(c) Inverter I output current



(d) Inverter II output current

Fig. 10 Transient characteristic of 3-level 2-outputs inverter

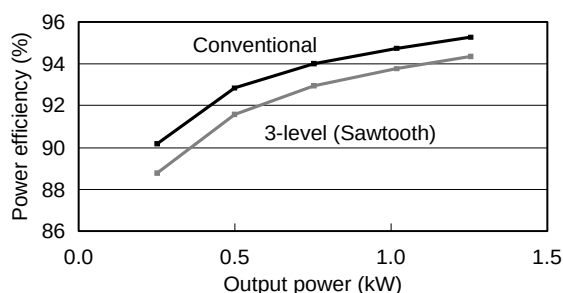


Fig. 11 Power efficiency of 2-output inverter

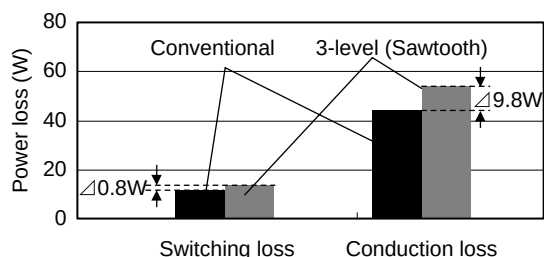


Fig. 12 Power loss analysis of 2-output inverter

ング損失が 0.8W 増加した原因は、各スイッチング素子にモータ 2 個分の電流が通電し、1 回あたりのスイッチング損失が増加したためである。

4. 結論

本研究では、従来まで研究例が見られなかったスイッチング回数の低減が可能な複数モータの同時駆動 PWM 制御手法を提案し、シミュレーション解析によりその制御成立性を検証した。検証の結果、3 相出力電流の周波数および電流振幅を各モータで独立に制御できているため、本制御手法の妥当性が確認された。ただし、多段方式も多相方式と同様に出力電圧に制限が生じることがわかった。また、キャリア波形をノコギリ波とすることでスイッチング回数を低減し、スイッチング損失を従来と同等に抑えられること、さらには電力変換効率の検討結果から電流経路に含まれる素子数の増加により導通損失が増加することを確認し、導通損失特性の良いスイッチング素子が適していることがわかった。なお、インバータ I とインバータ II の電流位相差が導通損失に影響するため、今後、効率改善等を推進する場合には電流位相差を調整する手法などが考えられる。

参考文献

- (1) 木村裕太, 日爪基喜, 松瀬貢規: 5 レグインバータによる 2 台の PMSM の独立制御ベクトル制御と拡張 2 アーム変調, 平成 17 年電気学会全国大会, p.147(2005)
- (2) 岡和夫, 日爪基喜, 木村裕太, 野沢裕介, 松瀬貢規:

5 レグインバータの電圧利用率改善法, 平成 17 年電気学会産業応用部門大会, I-75-I-78(2005)

- (3) 小南勉, 藤本康孝: 2 台の PM モータを独立制御可能な 9 スイッチングインバータの提案, 平成 18 年電気学会産業応用部門大会, I-187 - I-190(2006)

- (4) 小南勉, 藤本康孝: n 個の負荷を独立制御可能なインバータの提案, 平成 19 年電気学会産業応用部門大会, I-285 - I-288(2007)

■著 者■



黒川 学